

S4 1 PN=JP 04225282  
?t s4/5

10/549900

JC17 Rec'd PCT/PTO 20 SEP 2005

4/5/1  
DIALOG(R) File 351:Derwent WPI  
(c) 2005 Thomson Derwent. All rts. reserv.

009141454 \*\*Image available\*\*  
WPI Acc No: 1992-268892/199232  
XRPX Acc No: N92-205660

**Manufacturing solar cell by selective epitaxial growth - forming  
large-grain-size-polycrystalline semiconductor layer on  
small-grain-size-polycrystalline semiconductor layer, using latter as  
seed crystals**

Patent Assignee: CANON KK (CANO )  
Inventor: NISHIDA S; YONEHARA T  
Number of Countries: 003 Number of Patents: 005  
Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
WO 9212542	A1	19920723	WO 91JP1745	A	19911220	199232 B
JP 4225282	A	19920814	JP 90413874	A	19901226	199239
DE 4193392	T	19921210	DE 4193392	A	19911220	199251
			WO 91JP1745	A	19911220	
US 5403771	A	19950404	US 92920497	A	19920928	199519
			US 94190584	A	19940202	
DE 4193392	C2	20030508	DE 4193392	A	19911220	200333
			WO 91JP1745	A	19911220	

Priority Applications (No Type Date): JP 90413874 A 19901226

Cited Patents: 01Jnl.Ref; JP 48028173; JP 78019190

Patent Details:

Patent No	Kind	Lan	Pg	Main IPC	Filing Notes
WO 9212542	A1	J	37	H01L-031/18	
Designated States (National): DE US					
JP 4225282	A		12	H01L-031/04	
DE 4193392	T		37	H01L-031/0392	Based on patent WO 9212542
US 5403771	A		19	H01L-021/20	Cont of application US 92920497
DE 4193392	C2			H01L-031/0392	Based on patent WO 9212542

Abstract (Basic): WO 9212542 A

A large-grain-size-polycrystalline semiconductor layer is formed on a metallic base. The defect level density of the grain boundaries is lowered by forming a large-grain-size-polycrystalline semiconductor layer on a small-grain-size-polycrystalline semiconductor layer, using the latter as seed crystals.

ADVANTAGE - Manufacturing efficiently high quality solar cell of low price.

Dwg.1/28

Title Terms: MANUFACTURE; SOLAR; CELL; SELECT; EPITAXIAL; GROWTH; FORMING;  
GRAIN; SIZE; POLYCRYSTALLINE; SEMICONDUCTOR; LAYER; GRAIN; SIZE;  
POLYCRYSTALLINE; SEMICONDUCTOR; LAYER; LATTER; SEED; CRYSTAL

Derwent Class: U11; U12; X15

International Patent Class (Main): H01L-021/20; H01L-031/0392; H01L-031/04;  
H01L-031/18

International Patent Class (Additional): H01L-021/205; H01L-021/3205;  
H01L-031/0368

File Segment: EPI

?

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平4-225282

(43) 公開日 平成4年(1992)8月14日

(51) Int.Cl. <sup>8</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 31/04 21/205		7739-4M 7376-4M 7376-4M	H 0 1 L 31/ 04	A X

審査請求 未請求 請求項の数7 (全 12 頁)

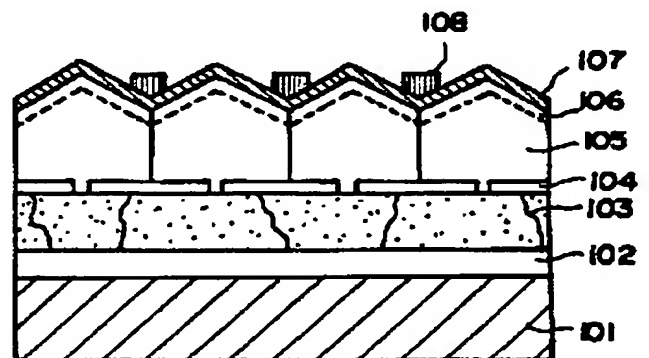
(21) 出願番号	特願平2-413874	(71) 出願人	000001007 キヤノン株式会社 東京都大田区下丸子3丁目30番2号
(22) 出願日	平成2年(1990)12月26日	(72) 発明者	西田 彰志 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
		(72) 発明者	米原 隆夫 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
		(74) 代理人	弁理士 山下 稔平 (外1名)

(54) 【発明の名称】 太陽電池およびその製造方法

(57) 【要約】

【目的】 金属基体を用い、しかも大粒径の多結晶半導体層を成長させることにより安価な太陽電池を提供することにある。また小粒径多結晶半導体層を種結晶としてその上に大粒径多結晶半導体層を形成することにより、粒界での欠陥単位密度を減らして、高品質な太陽電池を提供することにある。

【構成】 金属基体101上に該金属基体との電氣的接触を保つ第1の半導体層103と、光電流を発生し第1の半導体層より大きな結晶粒を有す第2の半導体層105と、を備え、前記第1の半導体層103と前記第2の半導体層105との間に絶縁層104を有するとともに前記金属基体101と前記第1の半導体層103との間に金属-半導体の中間層102を有する。



## 【特許請求の範囲】

【請求項1】 金属基体上に該金属基体との電氣的接触を保つ第1の半導体層と、光電流を発生し第1の半導体層より大きな結晶粒を有す第2の半導体層と、を備え、前記第1の半導体層と前記第2の半導体層との間に絶縁層を有するとともに前記金属基体と前記第1の半導体層との間に金属-半導体の中間層を有することを特徴とする太陽電池。

【請求項2】 前記第2の半導体層の平均粒径が $20\mu\text{m}$ 以上 $500\mu\text{m}$ 以下の多結晶シリコン層である請求項1記載の太陽電池。

【請求項3】 前記第1の半導体層の平均粒径が $1\mu\text{m}$ 以上 $20\mu\text{m}$ 以下の多結晶シリコンである請求項1又は請求項2記載の太陽電池。

【請求項4】 前記第1の半導体層が多結晶シリコン層であって、 $4 \times 10^{19}\text{cm}^{-3}$ 以上の不純物原子を含む請求項1、請求項2、又は請求項3記載の太陽電池。

【請求項5】 金属基体上に多結晶半導体層を堆積させる工程と、前記多結晶半導体層に高濃度の不純物原子を導入する工程と、前記多結晶半導体層の表面に絶縁層を形成する工程と、アニールすることにより前記多結晶半導体層内に異常粒成長を生じさせかつ前記金属基体と多結晶半導体層との間に金属-半導体の中間層を形成する工程と、前記絶縁層に周期的に微小な開口部を設けて多結晶半導体表面を露出させる工程と、選択的エピタキシャル成長および横方向成長により前記微小開口部から結晶成長を行う工程と、を含むことを特徴とする太陽電池の製造方法。

【請求項6】 前記多結晶半導体は多結晶シリコンであって、前記不純物原子はP、As、Sn、B、Alの中から一つ選ばれる請求項5記載の太陽電池の製造方法。

【請求項7】 前記選択的エピタキシャル成長は熱CVD法により行なわれる請求項5または請求項6記載の太陽電池の製造方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は太陽電池およびその製造方法に関し、特にエネルギー変換効率が良好な太陽電池およびその製造方法に関する。

## 【0002】

【従来の技術】 各種機器において、駆動エネルギー源として太陽電池が利用されている。

【0003】 太陽電池は機能部分にpn接合を用いており、該pn接合を構成する半導体としては一般にシリコンが用いられている。光エネルギーを起電力に変換する効率の点からは、単結晶シリコンを用いるのが好ましいが、大面積化および低コスト化の点からはアモルファスシリコンが有利とされている。

【0004】 近年においては、アモルファスシリコンなみの低コストと単結晶シリコンなみの高エネルギー変換

効率とを得る目的で多結晶シリコンの使用が検討されている。ところが、従来提案されている方法では塊状の多結晶をスライスして板状体としこれを用いていたために厚さを $0.3\text{mm}$ 以下にすることは困難であり、従って光量を十分に吸収するのに必要以上の厚さとなり、この点で材料の有効利用が十分ではなかった。即ちコストを下げるためには十分な薄型化が必要である。

【0005】 そこで、化学的気相成長法(CVD)等の薄膜形成技術を用いて多結晶シリコンの薄膜を形成する試みがなされているが、結晶粒径がせいぜい百分の数ミクロン程度にしかならず、塊状多結晶シリコンスライス法の場合に比べてもエネルギー変換効率が低い。

【0006】 また、上記CVD法により形成した多結晶シリコン薄膜にPなどの不純物原子をイオン打ち込みにより導入して過飽和状態にした後高温でアニールすることにより、結晶粒径を膜厚の10倍以上にも拡大させるいわゆる異常粒成長技術が報告されている(Yasuo Wada and Shigeru Nishimatsu, Journal of Electrochemical Society, Solid State Science and Technology, 125 (1978) 1499)。しかしこの方法では導入する不純物濃度が高すぎて光電流を発生させる活性層に用いることが出来ない。

【0007】 さらに、多結晶シリコン薄膜にレーザ光を照射し熔融再結晶化させて結晶粒径を大きくするという試みもなされているが、低コスト化が十分でなく、また安定した製造も困難である。

【0008】 このような事情はシリコンのみならず、化合物半導体においても共通な問題となっている。

【0009】 これに対し、特開昭63-182872号公報に開示されている方法、すなわち、太陽電池の製造方法において、基体表面上に該基体表面の材料よりも核形成密度が十分に大きく且つ結晶成長後単結晶となる単一の核だけが成長する程度に十分微細な異種材料(核形成面を構成する)を設け、次いで堆積により該異種材料に核を形成させ該核によって結晶を成長させる工程を含んで上記基体表面上に第1の導電型の半導体の実質的単結晶層を形成し、該単結晶層の上方に第2の導電型の半導体の実質的単結晶層を形成することを特徴とする太陽電池の製造方法により薄型で結晶粒径の十分大きい、良好なエネルギー変換効率を有する太陽電池が得られることが示された。

## 【0010】

【発明が解決しようとしている課題】 上述の方法において核形成面となる微細な異種材料から形成される核によって成長した単結晶核が互いに接する時に結晶粒界(以下粒界と略記する)が形成される。

【0011】 一般に、多結晶半導体では、様々な結晶方位をもった多数の単結晶粒子同士が多数の粒界を形成しており、粒界には未結合手を持つ原子が有る。このために禁制帯中に欠陥準位が形成されている。半導体デバイ

スの特性は作製される半導体層の欠陥密度と密接に関係しているが粒界には前述した様に欠陥準位が多数形成されているとともに不純物等が析出しやすくなっているため、これらによりデバイス特性の低下をもたらしてしまう。よって多結晶半導体では粒界の制御によりデバイス特性が大きく左右されと考えられている。即ち、多結晶を半導体層に用いた半導体デバイスの特性を向上させるには半導体層中に存在する粒界の量を低減させることが効果的である。上述の方法は粒径を拡大させることで粒界の量を減らすことを目的としている。しかしながら、上述の方法ではコストの低減を目的として基体として金属を用いた場合、この基体金属原子が成長中に結晶の中や粒界に取り込まれてしまい、デバイス特性および再現性に悪影響を及ぼしてしまうといった解決すべき課題があった。

#### 【0012】

【発明の目的】本発明は、上記従来技術の持つ課題を解決し、粒径が大きくかつ良質な多結晶太陽電池およびその製造方法を提供するものである。

【0013】本発明の目的は金属基体を用い、しかも大粒径の多結晶半導体層を成長させることにより安価な太陽電池を提供することにある。また本発明の他の目的は小粒径多結晶半導体層を種結晶としてその上に大粒径多結晶半導体層を形成することにより、粒界での欠陥準位密度を減らして、高品質な太陽電池を提供することにある。

#### 【0014】

【課題を解決するための手段】本発明は、上述の従来技術における課題を解決し、上記の目的を達成すべく本発明者らによる鋭意研究の結果完成に至ったものであり、特性の良好な薄型多結晶太陽電池およびその製造方法に係わるものである。

【0015】すなわち、本発明の太陽電池は、金属基体上に該金属基体との電気的接触を保つ第1の半導体層と、光電流を発生し第1の半導体層より大きな結晶粒を有す第2の半導体層と、を備え、前記第1の半導体層と前記第2の半導体層との間に絶縁層を有するとともに、前記金属基体と前記第1の半導体層との間に金属-半導体の中間層を有することを特徴とする太陽電池である。

【0016】また本発明の太陽電池の製造方法は、金属基体上に多結晶半導体層を堆積させる工程と、前記多結晶半導体層に高濃度の不純物原子を導入して過飽和状態にする工程と、前記多結晶半導体層の表面に絶縁層を形成する工程と、アニールすることにより前記多結晶半導体層内に異常粒成長を生じさせかつ前記金属基体と多結晶半導体層との間に金属-半導体の中間層を形成する工程と、前記絶縁層に微小の開口部を設けて多結晶半導体表面を露出させる工程と、選択的エピタキシャル成長法および横方向成長法により前記微小開口部から結晶成長を行う工程と、を含むことを特徴とする太陽電池の製造

方法である。

【0017】なお、以下の説明においては、本発明に用いる半導体材料として、シリコンを取り上げて説明するが、本発明はシリコンに限定されるものではない。

【0018】本発明の主要な技術は① 図2、3に示されるように金属基板201上に堆積された多結晶シリコン202に対しPなどの不純物原子をイオン打ち込みまたは熱拡散等により導入して過飽和状態にし、アニールすることでオーミックコンタクト層となる金属-シリコンの中間層を形成するとともに、多結晶シリコン中の結晶粒径を異常粒成長を行なわせて小粒径である第1の多結晶シリコン層とすること（ただし図2においては結晶粒界を省略している。）、② 次に図4、5、6に示すように異常粒成長させた小粒径多結晶シリコン層の表面に酸化膜（ $\text{SiO}_2$ ）などの絶縁層304を形成し、絶縁層304の表面に周期的に微小な開口部を設けてシリコン表面を露出し、それぞれ絶縁層304を非核形成面とし、シリコン部を核形成面とすること、③ これらの非核形成面と核形成面とに対して選択的エピタキシャル成長および横方向成長を行い、大きさ（粒径）の揃った単結晶体を成長し大粒径である第2の多結晶シリコン薄膜層を形成することである。

【0019】ここで選択的エピタキシャル成長法の一般的な原理について簡単に説明する。選択的エピタキシャル成長法とは、気相成長法を用いてエピタキシャル成長を行う場合に、図7、8に示されるように、シリコンウエハ401上に形成された酸化膜などの絶縁層上では核形成が起きないような条件で絶縁層402に設けられた開口部403内の露出したシリコン表面を種結晶としてこの開口部内のみでエピタキシャル成長を行う選択的結晶成長法である。開口部403を埋めたエピタキシャル層がさらに成長を続けた場合には結晶層は縦方向の成長を続けながら絶縁層の表面に沿って横方向にも成長していく。これが横方向成長法（Epitaxial Lateral Overgrowth）と呼ばれるもので、この時の縦方向対横方向の成長比やファセットの出現は一般に形成条件や絶縁層の厚さに依存する。

【0020】本発明者らは幾多の実験を重ねることにより、開口部の大きさを数 $\mu\text{m}$ 以下の微小な領域とすることにより、絶縁層の厚さに関係なく縦方向対横方向の成長比がほぼ1で三次元的に絶縁層上で結晶成長していくこと、明瞭なファセットが現れて山型の単結晶体404が得られることを見出した（図9、10）。

【0021】また本発明者らはさらに実験を重ねることにより、シリコンウエハの代わりに多結晶シリコンを用いても結晶粒径（平均結晶粒径）がある大きさ以上であれば上述と同様な方法により山型の単結晶体が得られることを見出した。

【0022】また本発明者らはさらに実験を行い、金属基板上に堆積した第1の多結晶シリコン層の膜厚を適当

に選ぶことで第1の多結晶シリコン上に成長させた第2の多結晶シリコン層に基板からの金属原子が混入することが阻止できること、アニールにより異常粒成長を行う過程で同時に金属基板-第1の多結晶シリコン層界面でシリサイド等の中間層が形成され良好なオーミック接触が得られることおよび第1の多結晶シリコンとその上に成長させた第2の多結晶との間に絶縁層が介在することにより第1の多結晶シリコン中に高濃度にドーピングされた不純物原子が成長している第2の多結晶層中への拡散が抑えられることを見出し、本発明の完成に至った。以下に本発明者らの行った実験について詳述する。

#### 【0023】(実験1) 選択結晶成長

図7に示すように、500 $\mu$ m厚の(100)シリコンウエハ401の表面に絶縁層402として熱酸化膜1000\*

\*A形成し、フォトリソグラフィを用いてエッチングを行い、図11に示すような配置で一边がaであるような正方形の開口部403をb=50 $\mu$ mの間隔で設けた。ここでaの値として1.2 $\mu$ m、2 $\mu$ m、4 $\mu$ mの3種類の開口部を設けた。次に図20に示すような通常の減圧CVD装置(LPCVD装置)を用いて選択的結晶成長を行った。

【0024】図20において、701はガス供給系、702はヒーター、703は石英反応管、704は基板、705はサセプタである。原料ガスにはSiH<sub>2</sub>Cl<sub>2</sub>を用い、キャリアガスとしてH<sub>2</sub>を、さらに絶縁層402の酸化膜上での核の発生を抑制するためにHClを添加した。この時の成長条件を表1に示す。

【0025】表 1

ガス流量比 (l/min)	基板温度 (℃)	圧 力 (Torr)	成長時間 (min)
SiH <sub>2</sub> Cl <sub>2</sub> / HCl / H <sub>2</sub> = 0.53 / 2.0 / 100	1030	80	20

成長終了後、ウエハ表面の様子を光学顕微鏡で観察したところ、図9あるいは図12に示すように、どのaの値に対しても粒径が約20 $\mu$ mの山型ファセットを有する単結晶404が50 $\mu$ m間隔で格子点上に規則正しく配列しており、図11で決められた開口部403のパターンに従って選択結晶成長が行われていることが確かめられた。このとき、開口部に対して成長した結晶が占※

※める割合はどのaの値に対しても100%であった。また、成長した単結晶の中で表面のファセットがくずれないで明確に出ているものの割合(ファセット率)はaの値に依存し、表2に示すようにaが小さい程くずれている割合は少ない。

【0026】表 2

a ( $\mu$ m)	1.2	2	4
ファセット率 (%)	96.4	93.1	84.6

得られた単結晶は全て互いに方位が揃っており、基板であるシリコンウエハの結晶方位を正確に受け継いでいることがわかった。

#### 【0027】(実験2) 金属基板上の多結晶シリコン中の異常粒成長

基体として厚さ0.8mmのクロム基板上にタングステン(W)を1000Å真空蒸着しその上に通常のLPCVD装置によりSiH<sub>4</sub>を630℃で熱分解して0.4 $\mu$ m多結晶シリコンを堆積させた。このときの多結晶シリコンの結晶粒径はX線回折で調べたところ約80Åであった。

【0028】次にこの多結晶シリコンの表面にイオン打ち込みによりPを加速電圧50KV、ドーズ量 $3.2 \times 10^{16}$ cm<sup>-2</sup>の条件で打ち込み不純物濃度を $8 \times 10^{19}$ cm<sup>-3</sup>とした。

【0029】このような金属基板上の多結晶シリコン膜に対してアニール温度を変えたときの結晶粒径の変化を

調べた。なおアニール時間は3時間一定とした。

【0030】アニール後に高分解能走査型電子顕微鏡およびECC (Electron Channeling Contrast) 法により多結晶シリコン膜中の結晶粒径を調べたところ、図28に示すようにアニール温度の増加とともに結晶粒径の大幅な増大が見られ、1000℃で平均約3 $\mu$ mの結晶粒径が得られた。さらにECP (Electron Channeling Pattern) 法で各々の結晶方位を調べたところ、主に(110)方向に配向していることが分かった。

【0031】また、アニール後の金属基板/多結晶シリコン界面付近の組成分析を行なったところ、界面ではWとSiが反応してシリサイドが形成されていることが分かった。このときのシリサイドの組成は大部分がWSi<sub>2</sub>であった。

【0032】(実験3) 金属基板/多結晶シリコン層上への選択的結晶成長

金属基板上に、実験2と同様な方法で多結晶シリコン層を形成し、その多結晶シリコン層を用いて選択的結晶成長の実験を行なった。

【0033】形成した第1の多結晶シリコン層の表面に実験1と同様な方法で絶縁層としての熱酸化膜を約1000Å形成し、フォトリソグラフィーを用いてエッチングを行い、一辺が $a=1.2\mu\text{m}$ であるような正方形の開口部を $b=50\mu\text{m}$ の間隔で格子点状に設け、第1の多結晶シリコンの表面を露出させた。

【0034】次いで、図20に示す様な通常のLPCVD装置を用いて表1に示す成長条件で選択的結晶成長を行なった。成長終了後、第1の多結晶シリコン層/酸化膜表面の様子を光学顕微鏡で観察したところ、実験1と同様に粒径が約 $20\mu\text{m}$ の山型ファセットを有する単結晶体あるいは一部多結晶体が $50\mu\text{m}$ 間隔で格子点上に規則正しく配列している様子が見られ、選択的結晶成長が行なわれていることが確認された。このとき、開口部に対して成長した結晶が占める割合は100%であった。また、成長で得られた全結晶中に対して単結晶が占める割合は約89%であった。

【0035】得られた単結晶体について微小X線回折により配向の様子を調べたところ、ほとんど(110)方向に配向していた。これは各単結晶体は開口部を通してそれぞれの種結晶である第1の多結晶シリコン層の結晶粒の方位を正確に受け継いでおり、これらの結晶粒の方位は実験3で示したように主に(110)であるためである。

#### 【0036】(実験4) 連続膜の形成

実験3に引き続いて、さらに成長時間を90minと長くして選択的結晶成長を行なった。成長終了後実験3と同様に多結晶シリコン層/酸化膜表面を光学顕微鏡で観察したところ、結晶体は隣接するもの同士が完全に接触しており、基板上方から見てほぼマス目状に整然と並んだ単結晶体あるいは一部多結晶体の集合からなる第1の多結晶層の結晶より大粒径(約 $50\mu\text{m}$ )の第2の多結晶層(連続膜)が得られていることが確かめられた。このときの連続膜の高さは酸化膜上から約 $40\mu\text{m}$ であった。

【0037】また、連続膜形成後に膜の表面を研磨により酸化層から数 $\mu\text{m}$ のところまで削り、その後2次質量イオン分析により表面から酸化層までのPの濃度プロファイルを測定し、高濃度にドーブされた多結晶シリコン層からの不純物原子の成長結晶層への拡散の様子を調べた。

【0038】その結果、酸化層が介在するためにPは第2の多結晶層へはほとんど拡散しておらず、遷移領域はわずか2000Å程度であった。さらに、基板側からの金属原子の成長層への混入についてもドーブされた第1の多結晶シリコン層が間に有るために第2の多結晶シリコン層内では金属原子は検出されなかった。

#### 【0039】(実験5) 太陽電池の形成

実験4で得られた大粒径である第2の多結晶シリコンの表面にイオン打ち込みによりBを20KeV、 $1\times 10^{15}\text{cm}^{-2}$ の条件で打ち込み、800℃、30minでアニールして $p^+$ 層を形成した。このようにして作製した $p^+$ /大粒径である第2の多結晶シリコン/SiO<sub>2</sub>/小粒径である第1の多結晶シリコン( $n^+$ )/Cr構造の太陽電池についてAM1.5( $100\text{mW}/\text{cm}^2$ )照射下でのI-V特性について測定を行ったところ、セル面積 $0.16\text{cm}^2$ で開放電圧0.40V、短絡光電流 $25\text{mA}/\text{cm}^2$ 、曲線因子0.68となり、変換効率6.8%を得た。このように、金属基板上に形成した大粒径である第2の多結晶シリコン薄膜を用いて良好な太陽電池が形成可能であることが示された。

【0040】以上述べた実験結果に基づいて完成に至った本発明は前述した様に、金属基板上に光電流を発生する第2の多結晶シリコン層と該金属基板との電氣的接触を保つ第1の多結晶シリコン層とを備え、該第2のシリコン層と該第1のシリコン層との間には絶縁層を、かつ該金属基板と小粒シリコン層との間には金属-シリコンの中間層を有することを特徴とするシリコン多結晶太陽電池およびその製造方法に係わるものである。

【0041】図1に本発明の太陽電池の構成について示す。金属基板101上に金属-シリコン中間層102、高濃度にドーブされた小粒径である第1の多結晶シリコン層( $n^+$ または $p^+$ 層)103、絶縁層104、第1の多結晶シリコン層の結晶粒径より大粒径である第2の多結晶シリコン層105が積層されており、第2の多結晶シリコン層105の表面には $p^+$ または $n^+$ 層106が形成されている。

【0042】 $p^+$ または $n^+$ 層106の上には反射防止膜を兼ねた透明電極107と集電電極108が備えられている。本発明の太陽電池に使用される金属基板材料としては導電性が良好でシリコンとシリサイド等の化合物を形成する任意の金属が用いられ、代表的なものとしてW、Mo、Cr等が挙げられる。もちろん、それ以外であっても表面に上述の性質を有する金属が付着しているものであれば何でもよく、従って金属以外の安価な基板も使用可能である。小粒径である第1の多結晶シリコン層103の粒径としては絶縁層104に設けられる微小開口部の寸法( $a=1\sim 5\mu\text{m}$ )との兼ね合いから $1\sim 20\mu\text{m}$ とするのが適当であり、 $1.5\sim 10\mu\text{m}$ とするのが好ましい。絶縁層104の厚さについては特に規定はないが、 $200\text{\AA}\sim 1\mu\text{m}$ の範囲とするのが適当である。また大粒径である第2の多結晶シリコン層105の粒径および膜厚については太陽電池の特性上の要求とプロセスの制約から、それぞれ $20\sim 500\mu\text{m}$ が適当であり、好ましくはそれぞれ $30\sim 500\mu\text{m}$ が望ましい。尚ここでいう大粒径、小粒径の結晶とは第1の多結晶層と第2の多結晶層とを比較した結晶粒の大きさのこ



9

とを示している。また、 $p^+$  または  $n^+$  層 106 の厚さとしては導入される不純物の量にもよるが  $0.05 \sim 1 \mu m$  の範囲とするのが適当であり、好ましくは  $0.1 \sim 0.5 \mu m$  とするのが望ましい。

【0043】次に図1に示す本発明の太陽電池の製造方法について図21～図27の製造工程図のプロセスに従って述べる。まず、金属基板801上にLPCVD装置等で多結晶シリコン層802（但し図中では粒界を略して示している。）を堆積させる。このとき堆積時にドーピングするか、または堆積後にイオン打ち込みあるいは熱拡散により高濃度の不純物原子（例えば  $n$  型ならば  $P$ 、 $p$  型ならば  $B$ ）を導入して過飽和状態にする（図21）。

【0044】次に第1の多結晶シリコン層802の表面に絶縁層（例えば熱酸化あるいは常圧CVD法による酸化膜）803を形成する（図22）。800～1100℃でアニールして多結晶シリコン層802内に異常粒成長を生じさせ第1の多結晶シリコン層802とし、また金属基板801と第1の多結晶シリコン層802との間に金属-シリコンの中間層（シリサイドあるいは化合物）804を形成する（図23）。絶縁層803に周期的に微小の開口部805を設けて第1の多結晶シリコン層表面を露出させ（図24）、選択的エピタキシャル成長法および横方向成長法により微小開口部805から結晶成長を行って大粒径シリコンを成長させ連続膜である第2の多結晶シリコン層806を得る（図25）。イオン打ち込み、あるいは不純物拡散等により成長結晶表面に  $p^+$  または  $n^+$  層807を形成し（図26）、最後に透明導電膜808/集電電極809を設ける（図27）。

【0045】金属基板上に多結晶シリコンを堆積させる方法としては、LPCVD法、プラズマCVD法、蒸着法、スパッタ法等何でもよいが一般的にはLPCVD法が用いられる。第1の多結晶シリコン層の厚さは、成長させる異常粒の大きさや基板からの金属原子の拡散の抑制等の要因によって決められるが、概ね  $0.1 \sim 1.0 \mu m$  の範囲が適当である。

【0046】また、基板上に形成する多結晶シリコンはこれに替えてアモルファスシリコン（ $a-Si$ ）、微結晶シリコン（ $\mu c-Si$ ）等の非晶質相を含むシリコン層を用いてもよく、この層に不純物を導入して過飽和状態とすることにより同様に異常粒を成長させ第1の多結晶シリコン層とすることができる。

【0047】また上記の第1の多結晶シリコンまたは  $a-Si$ 、 $\mu c-Si$  等のシリコンに対して異常粒成長を行なわせる目的で導入される不純物としては  $n$  型では  $P$ 、 $As$ 、 $Sn$  等が、 $p$  型では  $B$ 、 $Al$  等が選ばれる。導入される不純物量としては所望の異常粒の大きさおよびアニール処理条件によって適宜決められるが概ね  $4 \times 10^{20} cm^{-3}$  以上である。

【0048】金属基板と多結晶シリコン層との間のオーミックコンタクトを形成する金属-シリコンの中間層を

10

形成するためのアニール温度は、異常粒を形成するためのアニール温度よりも低いため、前述したように異常粒を形成するためのアニールと同時に形成することによって工程の簡略化が図れるが別の工程として行ってもよいことは言うまでもない。

【0049】本発明の太陽電池において、多結晶シリコンまたは  $a-Si$ 、 $\mu c-Si$  等のシリコン層の上に形成される絶縁層としては、選択結晶成長中に核発生を抑制する点からその表面での核形成密度がシリコンのそれに比べてかなり小さいような材質が用いられる。例えば、 $SiO_2$ 、 $Si_3N_4$  等が代表的なものとして使用される。本発明において上述の異常粒成長させた多結晶シリコンを種結晶として大粒径シリコン層を成長させる目的で用いられる選択的結晶成長を行なう手法としてはLPCVD法、プラズマCVD法、光CVD法等があるが一般的にはLPCVD法が用いられる。

【0050】本発明に使用される選択的結晶成長用の原料ガスとしては  $SiH_2Cl_2$ 、 $SiCl_4$ 、 $SiHCl_3$ 、 $SiH_4$ 、 $Si_2H_6$ 、 $SiH_2F_2$ 、 $Si_2F_6$  等のシラン類およびハロゲン化シラン類が代表的なものとして挙げられる。またキャリアガスとして、あるいは結晶成長を促進させる還元雰囲気を得る目的で前記の原料ガスに加えて  $H_2$  が添加される。前記原料ガスと水素との導入量の割合は形成方法および原料ガスの種類や絶縁層の材質、さらに形成条件により適宜所望に従って決められるが、好ましくは  $1:10$  以上、 $1:1000$  以下が適当であり、より好ましくは  $1:20$  以上、 $1:800$  以下とするのが望ましい。

【0051】本発明において、絶縁層上での核の発生を抑制する目的で  $HCl$  が用いられるが、原料ガスに対する  $HCl$  の添加量は形成方法および原料ガスの種類や絶縁層の材質、さらに形成条件により適宜所望に従って決められるが、概ね  $1:0.1$  以上、 $1:100$  以下が適当であり、より好ましくは  $1:0.2$  以上、 $1:80$  以下とされるのが望ましい。

【0052】本発明において選択的結晶成長が行われる温度および圧力としては、形成方法および使用する原料ガスの種類、原料ガスと  $H_2$  および  $HCl$  との流量比等の形成条件によって異なるが、温度については例えば通常のLPCVD法では概ね  $600^\circ C$  以上  $1250^\circ C$  以下が適当であり、より好ましくは  $650^\circ C$  以上  $1200^\circ C$  以下に制御されるのが望ましい。またプラズマCVD法等の低温プロセスでは概ね  $200^\circ C$  以上  $600^\circ C$  以下が適当であり、より好ましくは  $200^\circ C$  以上  $500^\circ C$  以下に制御されるのが望ましい。

【0053】同様に圧力については概ね  $10^{-2} Torr \sim 760 Torr$  が適当であり、より好ましくは  $10^{-1} Torr \sim 760 Torr$  の範囲が望ましい。

【0054】選択的結晶成長法としてプラズマCVD法等の低温プロセスを用いる場合には基板に付与される熱エネルギー以外に原料ガスの分解または基板表面での結

晶成長促進の目的で補助エネルギーが付与される。例えばプラズマCVD法の場合には一般に高周波エネルギーが用いられ、光CVD法の場合には紫外光エネルギーが用いられる。補助エネルギーの強度としては形成方法および形成条件によって異なるが、高周波エネルギーについては高周波放電パワー20~100W、紫外光エネルギーにおいてはエネルギー密度20~500mW/cm<sup>2</sup>といった値が適当であり、より好ましくは高周波放電パワー30~100W、紫外光エネルギー密度20~400mW/cm<sup>2</sup>とするのが望ましい。

【0055】また本発明の方法により形成される多結晶薄膜は結晶成長中、あるいは成長後に不純物元素でドーピングして接合を形成することが可能である。使用する不純物元素としては、p型不純物として、周期律表第II族Aの元素、例えばB, Al, Ga, In等が好適なものとして挙げられ、n型不純物としては、周期律表第V族Aの元素、例えばP, As, Sb, Bi等が好適なものとして挙げられるが、特にB, Ga, P, Sb等が最適である。ドーピングされる不純物の量は、所望される電気的特性に応じて適宜決定される。

【0056】かかる不純物元素を成分として含む物質（不純物導入用物質）としては、常温常圧でガス状態であるか、または適宜の気化装置で容易に気化し得る化合物を選択するのが好ましい。この様な化合物としては、PH<sub>3</sub>, P<sub>2</sub>H<sub>4</sub>, PF<sub>3</sub>, PF<sub>5</sub>, PCl<sub>3</sub>, AsH<sub>3</sub>, AsF<sub>3</sub>, AsF<sub>5</sub>, AsCl<sub>3</sub>, SbH<sub>3</sub>, SbF<sub>3</sub>, BF<sub>3</sub>, BCl<sub>3</sub>, BBr<sub>3</sub>, B<sub>2</sub>H<sub>6</sub>, B<sub>4</sub>H<sub>10</sub>, B<sub>5</sub>H<sub>9</sub>, B<sub>5</sub>H<sub>11</sub>, B<sub>6</sub>H<sub>10</sub>, B<sub>6</sub>H<sub>12</sub>, AlCl<sub>3</sub>等を挙げることができる。不純物元素を含む化合物は、1種用いても2種以上併用してもよい。

【0057】本発明の太陽電池の製造法に用いられる選択的結晶成長法を行う際に絶縁層に設けられる開口部の形状については特に規定はないが、正方形、円などが代表的なものとして挙げられる。開口部の大きさとしては、成長する山型単結晶体のファセットは実験1で示したように開口部が大きくなるにつれて崩れていく、すなわち結晶性が悪くなる傾向があり、ファセットの崩れを\*

\*抑えるために数μm以下とするのが望ましい。現実的にはフォトリソグラフィーのパターン精度に依るため、形状が正方形とした場合に、aは1μm以上5μm以下が適当となる。また、開口部の設けられる間隔bとしては、成長させる種結晶の大きさを考慮して10μm以上500μm以内とするのが適当である。

【0058】また本発明の太陽電池の型については特に限定はなく、前述の実験例や後述の実施例で示すように、ショットキー型、MIS型、pn接合型、pin接合型、ヘテロ接合型、タンデム型等あらゆる構造について適用できる。

【0059】

【実施例】以下、本発明を実施して所望の太陽電池を形成するところをより詳細に説明するが、本発明はこれらの実施例に何ら限定されるものではない。

【0060】（実施例1）前述したように、実験2~5と同様にして図1に示したような金属基板上の大粒径多結晶シリコンpin型太陽電池を作製した。図21~図27にその作製プロセスを示す。基体としての金属基板には厚さ0.9mmのMo板を用いた。この上に図20に示すLPCVD装置を用いてSiH<sub>4</sub>を630℃で熱分解して0.4μm多結晶シリコンを堆積させた。

【0061】次にこの多結晶シリコンの表面にリンガラスを堆積させて不純物拡散を行なった。リンガラスの堆積条件を表3に示す。リンガラス堆積直後に温度を950℃のままにしてN<sub>2</sub>雰囲気中で5分間ドライブした。このとき多結晶シリコン中に導入されたPの量は約6×10<sup>19</sup>cm<sup>-3</sup>であった。

【0062】不純物拡散が終了した後にHF:H<sub>2</sub>O=1:10のHF水溶液でリンガラスを除去し、熱酸化により多結晶シリコンの表面にSiO<sub>2</sub>層を1000Å形成した。次に1000℃4時間の条件でアニール処理を行い、異常粒成長をさせた。これにより結晶粒径は約3μmである第1の多結晶シリコン層を得た。

【0063】表3

ガ ス			温 度	時 間
N <sub>2</sub>	2.0	l/min	950℃	13min
O <sub>2</sub>	0.125	l/min		
POCl <sub>3</sub>	80	mg/min		

また金属/多結晶シリコン層の界面ではMoSi<sub>2</sub>が形成されていることが同一条件で作製した別のサンプルから確認された。

【0064】SiO<sub>2</sub>層に開口部をa=2μm、b=50μmの間隔で周期的に設け、図20のLPCVD装置により表4の連続条件で選択結晶成長を行い大粒径である第2の

多結晶シリコンからなる連続薄膜を得た。このとき得られたシリコン薄膜の粒径と膜厚はともに約50μmであった。

【0065】この大粒径である第2の多結晶シリコン層の表面にイオン打ち込みによりBを20KeV、1×10<sup>15</sup>cm<sup>-2</sup>の条件で打ち込み、表4



ガス流量比 (l/min)	基板温度 (℃)	圧力 (torr)	成長時間 (min)
SiH <sub>4</sub> Cl <sub>2</sub> / HCl / B <sub>2</sub> = 0.53 / 2.0 / 100	950	100	20
↓	↓	↓	↓
0.53 / 1.6 / 100	950	100	40
↓	↓	↓	↓
0.53 / 2.0 / 100	1060	100	90
↓	↓	↓	↓
0.53 / 0.5 / 100	1060	100	10

800℃、30minでアニールしてp<sup>+</sup>層を形成した。  
最後にEB (Electron Beam) 蒸着によりITO透明導電膜/集電電極 (Cr/Ag/Cr) をp<sup>+</sup>層上に形成した。

【0066】このようにして得られたp<sup>+</sup>/大粒径多結晶シリコン/SiO<sub>2</sub>/n<sup>+</sup>小粒径多結晶シリコン/Cr構造の太陽電池についてAM1.5 (100mW/cm<sup>2</sup>) 光照射下でのI-V特性について測定したところ、セル面積0.25cm<sup>2</sup>で開放電圧0.42V、短絡電流26mA/cm<sup>2</sup>、曲線因子\*

\*0.66となり、エネルギー変換効率7.2%を得た。

【0067】このような特性は再現性良く得られ、小粒径多結晶シリコン層を用いないで直接金属基板上に大粒径多結晶シリコンを成長させた太陽電池に比べて特性のバラツキは大幅に改善された。表5に小粒径多結晶シリコン層の有無による特性のバラツキの様子を示す。

【0068】表5

小粒径多結晶シリコン層の有無	平均値からの偏差
有	±6%
無	±90%以上

このように金属基板上に成長させた大粒径シリコン層を用いて良好な特性を示す多結晶太陽電池が作製出来た。

【0069】(実施例2) 実施例1と同様にしてアモルファスシリコンカーバイド/多結晶シリコンヘテロ型太陽電池を作製した。金属基板にはCrを用い、その上にプラズマCVD法でSiH<sub>4</sub>+AsH<sub>3</sub>の分解により微結晶を含む第1のシリコン層を0.4μm堆積した。このときのドーピング量はAsH<sub>3</sub>/SiH<sub>4</sub>=1.6×10<sup>-2</sup>(流量比)とした。

【0070】常圧CVD法によりシリコン層の上にSiO<sub>2</sub>※

※膜を500Å堆積させ、開口部は大きさをa=1.2μm、b=50μmの間隔で設けた。LPCVD法により表6の条件で選択結晶成長を行い、大粒径である第2のシリコン層を形成した。図13~図19に作製したヘテロ型太陽電池のプロセスを示す。ただし602においては結晶粒界を省略している。実施例1で示した図21~図27の場合とほとんど同じであるが、図17においてp<sup>+</sup>層807の代わりにp型アモルファスシリコンカーバイド607が多結晶シリコン上に形成される。

【0071】表6

ガス流量比	基板温度	圧力	放電電力
SiH <sub>4</sub> /CH <sub>4</sub> = 0.8cc / 0.2cc B <sub>2</sub> H <sub>6</sub> /SiH <sub>4</sub> = 1.5 × 10 <sup>-2</sup>	350℃	0.5 torr	8W

p型アモルファスシリコンカーバイド層607は通常のプラズマCVD装置により、表6に示す条件で多結晶シリコン表面上に100Å堆積させた。この時のアモル

ファスシリコンカーバイド膜の暗導電率は~10<sup>-2</sup>S・cm<sup>-1</sup>であり、CとSiの膜中の組成比は2:3であった。

【0072】また、透明導電膜608としてはITOを

約1000Å電子ビーム蒸着して形成した。

【0073】このようにして得られたアモルファスシリコンカーバイト/多結晶シリコンヘテロ型太陽電池のAM1.5 光照射下でのI-V特性の測定を行ったところ(セル面積0.16cm<sup>2</sup>)、開放電圧0.49V、短絡光電流21.5mA/cm<sup>2</sup>、曲線因子0.55となり、変換効率5.8%という高い値が得られた。これは従来のスライスした多結晶基板を用いたアモルファスシリコンカーバイト/多結晶シリコンヘテロ型太陽電池に比べて遜色のない結果となっている。

【0074】(実施例3)実施例1と同様にして図1に示すようなpin型多結晶太陽電池を作製した。前述したようにMo基板上に多結晶シリコンを堆積させ、表面\*

\*にリンガラスを析出させて不純物拡散を行なった。HF水溶液でリンガラスを除去した後にSiO<sub>2</sub>に替えて通常のLPCVD 装置で多結晶シリコンの表面にSi<sub>3</sub>N<sub>4</sub>を1000Å堆積し、1050℃、3時間の条件でアニール処理を行い、異常粒成長をさせた。この様にして結晶粒径は約3.2 μmの第1の多結晶シリコン層を得た。

【0075】Si<sub>3</sub>N<sub>4</sub>層に開口部をa=1.2 μmとし、b=100 μmの間隔で周期的に設け、図20のLPCVD 装置により表7の連続成長条件で選択的結晶成長を行い大粒径である第2の多結晶シリコンからなる連続薄膜を得た。

【0076】表 7

ガス流量比 (l/min)	基板温度 (℃)	圧力 (torr)	成長時間 (min)
SiH <sub>2</sub> Cl <sub>2</sub> / HCl /H <sub>2</sub> = 0.53/2.0 /100	950	100	20
↓	↓	↓	↓
0.53/1.6 /100	950	100	50
↓	↓	↓	↓
0.53/2.0 /100	1060	100	130
↓	↓	↓	↓
0.53/0.5 /100	1060	100	30

このとき表7の条件において選択的結晶成長中に微量の不純物を混入させてドーピングを行なった。不純物としてPH<sub>3</sub>を用い、原料ガスSiH<sub>2</sub>Cl<sub>2</sub>に対してPH<sub>3</sub>/SiH<sub>2</sub>Cl<sub>2</sub> = 2 × 10<sup>-6</sup>とした。また得られたシリコン薄膜の粒径と膜厚はともに約90 μmであった。

【0077】p<sup>+</sup>層を形成するためにAlを大粒径シリコンの表面に真空蒸着してRTA (Rapid Thermal Annealing) 処理を行なった。蒸着したAlの膜厚は600Åであり、RTA 処理の条件は800℃、15秒で行なった。

【0078】最後に反射防止膜を兼ねた透明導電膜ITOを約1000Å電子ビーム蒸着して形成し、さらにその上に集電電極としてCrを1 μm真空蒸着した。

【0079】このようにして作製したpin型多結晶太陽電池AM1.5 光照射下でのI-V特性を調べたところ、セル面積0.16cm<sup>2</sup>で開放電圧0.47V、短絡光電流28mA/cm<sup>2</sup>、曲線因子0.67となり、8.8%という高い変換効率を得られた。

【0080】(実施例4)実施例1～3と同様にして図1に示すようなnip型多結晶太陽電池を作製した。Cr基板上に図20に示すLPCVD 装置を用いてSiH<sub>4</sub>を630℃で熱分解して0.4 μm多結晶シリコンを堆積させた。この多結晶シリコンの表面にBを打ち込みエネルギー20

30 KeV、ドーズ量2 × 10<sup>16</sup> cm<sup>-2</sup>の条件でイオン打ち込みを行い、不純物濃度を5 × 10<sup>20</sup> cm<sup>-3</sup>とした。常圧CVD装置によりSiO<sub>2</sub>膜を800 Å堆積させ、1000℃、5時間のアニール条件で多結晶シリコン中の異常粒成長をさせた。そして第1の多結晶シリコン層を形成した。この後、SiO<sub>2</sub>層に開口部をa=1.2 μm、b=50 μmの間隔で周期的に設け、LPCVD 法により表4の条件で選択結晶成長を行い、大粒径である第2の多結晶シリコンからなる薄膜層を得た。大粒径多結晶シリコン層の表面にイオン打ち込みでPを50KeV、1 × 10<sup>15</sup> cm<sup>-2</sup>の条件で打ち込み、800℃、30minでアニールしてn<sup>+</sup>層を形成した。最後に実施例4と同様にしてITO/集電電極を形成して太陽電池の作製を完了した。このようにして作製したnip型多結晶太陽電池のAM1.5 光照射下でのI-V特性を調べたところ、セル面積0.16cm<sup>2</sup>で開放電圧0.46V、短絡光電流26mA/cm<sup>2</sup>、曲線因子0.69となり、変換効率8.3%を得た。以上述べたように、本発明によれば、小粒径多結晶シリコン層を種結晶としてその上に大粒径多結晶シリコン層を形成することにより金属基板上に高品質な多結晶シリコン層が形成できることから、量産性のある安価な太陽電池が製造されることが示された。

【0081】

50 【発明の効果】以上述べてきたように、本発明によれ

17

ば、特性の良好な多結晶太陽電池を金属基板上に形成することが可能となった。これにより、量産性のある安価で良質の太陽電池を市場に提供することができるようになった。

【図面の簡単な説明】

【図1】本発明の方法により作製したpin型太陽電池の断面図である。

【図2】異常粒成長について説明した図である。

【図3】異常粒成長について説明した図である。

【図4】異常成長させた多結晶シリコンを種結晶として選択的結晶成長法により大粒径多結晶シリコンを成長させている様子を示した図である。

【図5】異常成長させた多結晶シリコンを種結晶として選択的結晶成長法により大粒径多結晶シリコンを成長させている様子を示した図である。

【図6】異常成長させた多結晶シリコンを種結晶として選択的結晶成長法により大粒径多結晶シリコンを成長させている様子を示した図である。

【図7】選択的結晶成長法について説明した図である。

【図8】選択的結晶成長法について説明した図である。

【図9】選択的結晶成長法について説明した図である。

【図10】選択的結晶成長法について説明した図である。

【図11】選択的結晶成長法において山型結晶が三次元的に成長していく過程を説明した図である。

【図12】選択的結晶成長法において山型結晶が三次元的に成長していく過程を説明した図である。

【図13】本発明の方法により作製したヘテロ型太陽電池の製造工程を示した図である。

【図14】本発明の方法により作製したヘテロ型太陽電池の製造工程を示した図である。

【図15】本発明の方法により作製したヘテロ型太陽電池の製造工程を示した図である。

【図16】本発明の方法により作製したヘテロ型太陽電池の製造工程を示した図である。

【図17】本発明の方法により作製したヘテロ型太陽電池の製造工程を示した図である。

【図18】本発明の方法により作製したヘテロ型太陽電池の製造工程を示した図である。

【図19】本発明の方法により作製したヘテロ型太陽電池

18

池の製造工程を示した図である。

【図20】本発明の太陽電池の製造過程において使用したLPCVD装置の概略図である。

【図21】図1のpin型太陽電池の製造工程を説明した図である。

【図22】図1のpin型太陽電池の製造工程を説明した図である。

【図23】図1のpin型太陽電池の製造工程を説明した図である。

【図24】図1のpin型太陽電池の製造工程を説明した図である。

【図25】図1のpin型太陽電池の製造工程を説明した図である。

【図26】図1のpin型太陽電池の製造工程を説明した図である。

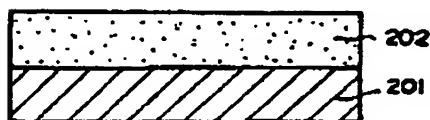
【図27】図1のpin型太陽電池の製造工程を説明した図である。

【図28】不純物ドーピングした多結晶シリコン膜においてアニール温度を変えたときの結晶粒径の変化を示す特性図である。

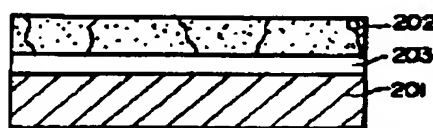
【符号の説明】

101 金属基板、201 金属基板、301 金属基板、601 金属基板、801 金属基板、103 多結晶シリコン層、202 多結晶シリコン層、303 多結晶シリコン層、602 多結晶シリコン層、802 多結晶シリコン層、102 金属-シリコン中間層、203 金属-シリコン中間層、302 金属-シリコン中間層、604 金属-シリコン中間層、804 金属-シリコン中間層、104 絶縁層、304 絶縁層、402 絶縁層、603 絶縁層、803 絶縁層、105 シリコン結晶体、305 シリコン結晶体、404 シリコン結晶体、606 シリコン結晶体、806 シリコン結晶体、106 p<sup>+</sup>層またはn<sup>+</sup>層、807 p<sup>+</sup>層またはn<sup>+</sup>層、607 p型アモルファスシリコンカーバイド、107 透明導電層、608 透明導電層、808 透明導電層、108 集電電極、609 集電電極、809 集電電極、403 開口部、605 開口部、805 開口部、701 ガス供給系、702 ヒーター、703 石英反応管、704 基板、705 サセプタ。

【図2】



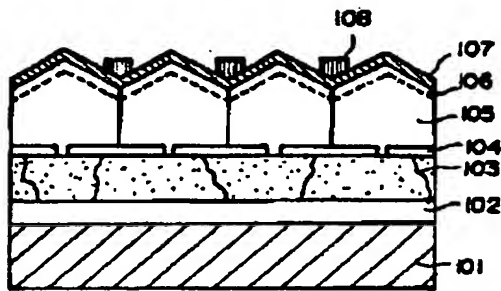
【図3】



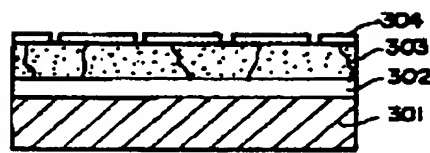
【図4】



【図1】



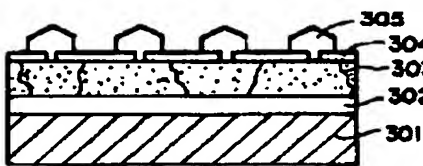
【図5】



【図8】



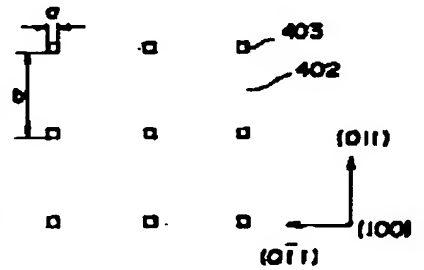
【図6】



【図7】



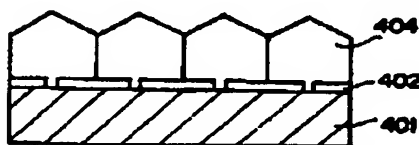
【図11】



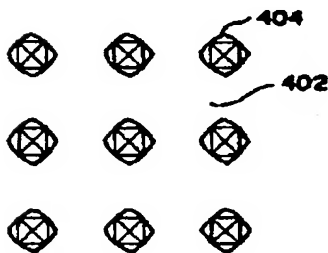
【図9】



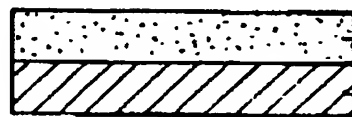
【図10】



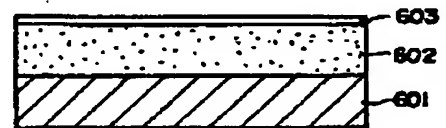
【図12】



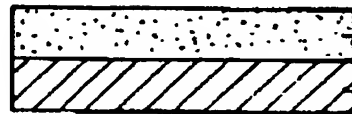
【図13】



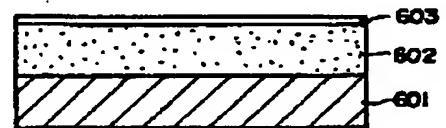
【図14】



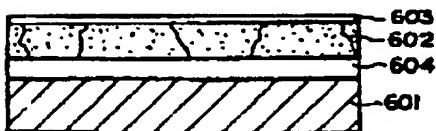
【図16】



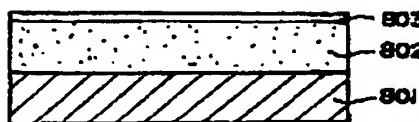
【図17】



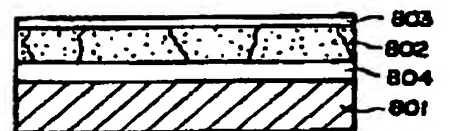
【図15】



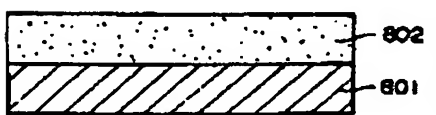
【図22】



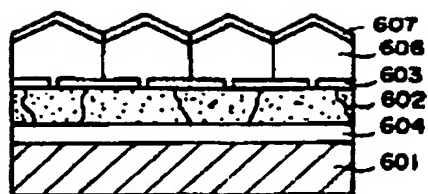
【図23】



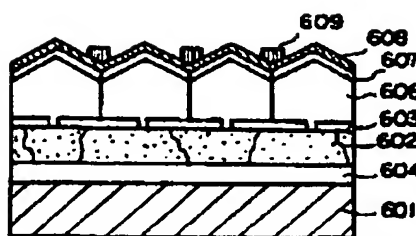
【図21】



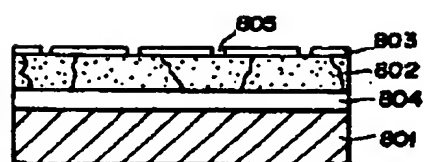
【図18】



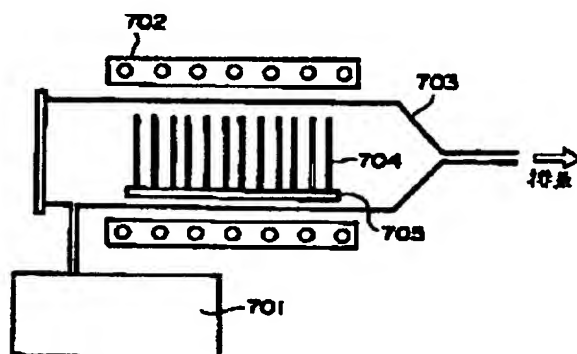
【図19】



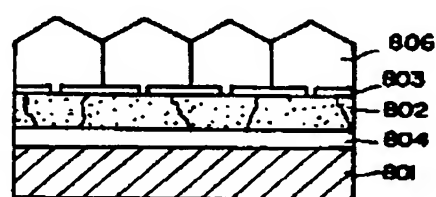
【図24】



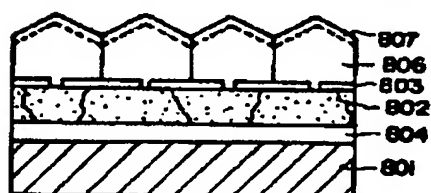
【図20】



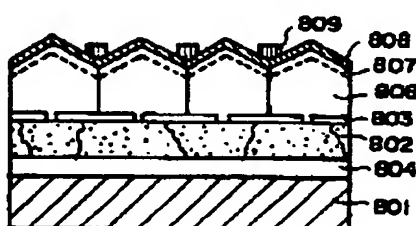
【図25】



【図26】



【図27】



【図28】

